

K1 – Zadaci 1,2,3,4

K2 – Zadaci 5,6,7,8

Integralni ispit – Zadaci 1,3,4,5,7,8

Na naslovnoj strani **obavezno** zaokružiti redne brojeve zadataka koji su rađeni i naglasiti izbor ispita.

1. Trajanje ispita 180 minuta.
2. Ispit se radi u vežbanci.
3. Dozvoljena je upotreba kalkulatora.

Napomena: Sve realizacije je potrebno nacrtati i obeležiti odgovarajuće signale.

1. Zadatak (a -3, b - 5, c - 4, d - 7, e - 6 poena)

- a) Data je funkcija $Y = f(A, B, C, D) = A + BCD\bar{D} + \bar{A}B\bar{C}D + \bar{B}\bar{C}D$. Popuniti Karnoovu kartu za funkciju Y i odrediti njen izraz u minimalnoj formi u obliku zbira proizvoda.
- b) Predstaviti funkciju Y u obliku proizvoda zbirera i realizovati je ukoliko su na raspolaganju samo NILI logička kola i prave vrednosti signala. Težiti da funkcija i broj upotrebljenih kola budu minimalni.
- c) U realizovanoj šemi iz tačke **b)** proveriti da li postoji mogućnost pojave statičkih hazarda i pri kojim prelazima? Korigovati funkciju Y tako da se ukloni mogućnost pojave statičkih hazarda.
- d) Realizovati funkciju Y korišćenjem samo jednog multipleksera 8/1 čiji su ulazni signali aktivni u logičkoj nuli.
- e) Realizovati funkciju Y ukoliko su na raspolaganju tri koda prioriteta 4/2 i invertori.

2. Zadatak (a - 8, b - 7, c - 10)

- a) Projektovati kolo koda prioriteta sa 4 ulaza i aktivnim logičkim nulama na ulazima koji može da se koristi za realizaciju koda prioriteta sa većim brojem ulaza.
- b) Na osnovu kola iz tačke a) realizovati koder prioriteta sa 8 ulaza.
- c) Projektovati kolo koje inkrementira 7bitni neoznačeni binarni broj korišćenjem kola niskog stepena integracije i kola projektovanih u tačkama **a)** i **b)**. Nije dozvoljena upotreba sabirača i operacije sabiranja.

3. Zadatak (a - 5, b - 7, c - 7, d - 6 poena)

Napomena: Ukoliko broj nema oznaku KMV, KO ili ZA u indeksu smatrati da je neoznačen.

BITNO: Svaki račun prikazati korak po korak u osnovi u kome su brojevi dati.

Bez detaljnog postupka rešenje zadatka je nevažeće.

- a) Odrediti vrednosti X i Y :

- $X_{10} = 716_9 + 1111\ 1100_{BCD2421}$
- $Y_{2KMV} = F0E_{16KO}$

- b) Odrediti odnose između sledećih izraza, ukoliko je na raspolaganju 6 bita

- $010011_{KMV} - 110101_{KMV} \quad 010011_{KO} - 110101_{KO}$
- $010011_{ZA} + 110101_{ZA} \quad 110101_2 - 010011_2$

Napomena: Ukoliko dođe do prekoračenja, naznačiti to i nastaviti sa šestobitnim dobijenim rezultatom.

- c) Odrediti odnose između sledećih izraza, ukoliko je na raspolaganju proizvoljan broj cifara

- $11210_{3KO} - 02211_{3KO} \quad -(0111\ 1001_{BCD8421} + 0101\ 0111_{BCD8421})$
- $010.011_{KO} * 100.101_{KO} \quad 100101_{KMV} - 110001_{ZA}$

- d) Odrediti vrednost broja datog u *GrayBCD* predstavi sa 3 cifre, a zatim zaštićenog *Hamming*-ovim kodom sa rastojanjem $Hd = 3$, ukoliko je kodovana poruka koja je pristigla 0 0100 1101 1010 1101.

4. Zadatak (a-7, b-10, c-8 poena)

- a) Nacrtati realizaciju potpunog jednobitnog sabirača korišćenjem samo dvoulaznih NILI logičkih kola.
- b) Korišćenjem samo komponenti iz tačke **a)** realizovati sabirač trobitnih označenih brojeva. Realizovati signal prekoračenja opsega. Ako je kašnjenje kola niskog stepena integracije t_p izračunati maksimalno kašnjenje sabirača.
- c) Korišćenjem komponenti iz tačke **b)** i kola niskog stepena integracije realizovati sabirač-oduzimač označenih trobitnih brojeva. Korišćenjem rezultata iz tačke **b)** izračunati maksimalno kašnjenje ovakvog sabirača.

5. Zadatak (a – 5, b – 5, c – 5, d – 5, e – 5 poena)

CMOS tehnologija – 180nm, $V_{DD} = 1.8V$, $\mu_n = 417 \frac{cm^2}{Vs}$, $\mu_p = 85 \frac{cm^2}{Vs}$, $V_{Tn} = 0.45V$, $V_{Tp} = -0.45V$,
 $k_n = 351 \times 10^{-6} \frac{A}{V^2}$, $k_p = 71 \times 10^{-6} \frac{A}{V^2}$, $\lambda_n = \lambda_p = 0 \frac{1}{V}$, $E_{Cn} = 3.8 \times 10^5 \frac{V}{cm}$, $E_{Cp} = 18.8 \times 10^5 \frac{V}{cm}$

- Izvesti izraz za odnose širine kanala n i p tranzistora CMOS invertora minimalne geometrije da bi se minimizovalo srednje kašnjenje invertora.
- Za odnose širina kanala iz tačke **a**) izvesti izraze i izračunati dinamičke otpornosti p i n kanalnog tranzistora potrebne za procenu kašnjenja.
- Za odnose širina kanala iz tačke **a**) izračunati prag odlučivanja logičkog kola.
- Za odnose širina kanala iz tačke **a**) izračunati maksimalnu struju kratkog spoja.
- izračunati disipaciju kratkog spoja u CMOS invertoru iz tačke **a**), ako se na ulazu nalazi signal učestanosti 1GHz, čije je vreme uspona i pada jednako 10ps.

6. Zadatak (a - 5, b - 12, c – 8 poena)

Za logičko kolo sa slike 6. odrediti:

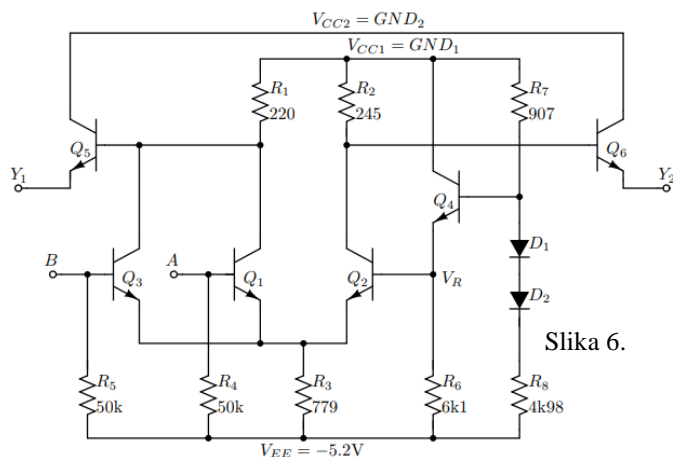
- Režim rada tranzistora Q_4 i vrednost napona V_R .
 - Logičke funkcije kola ($Y_1 = f(A, B)$, $Y_2 = g(A, B)$) i režime rada svih tranzistora za sve kombinacije logičkih nivoa na ulazu kola.
- Potrebno je dokazati da tranzistori zaista rade u pretpostavljenim režimima za dato logičko stanje na ulazima.
- Odrediti margine šuma kola u slučaju višestrukog izvora šuma.

Poznato je:

$V_{BE} = V_D = 0.75V$, $V_Y = V_{YD} = 0.7V$, $V_{BES} = 0.8V$, $V_{CES} = 0.2V$,
 $\beta_F = 50$

Koristiti sledeće skraćenice za označavanje režima rada tranzistora: **ZAK** – zakočenje, **DAR** – direktan aktivni režim, **ZAS** – direktno zasićenje, **IAR** – inverzni aktivni režim, **IZAS** – inverzno zasićenje.

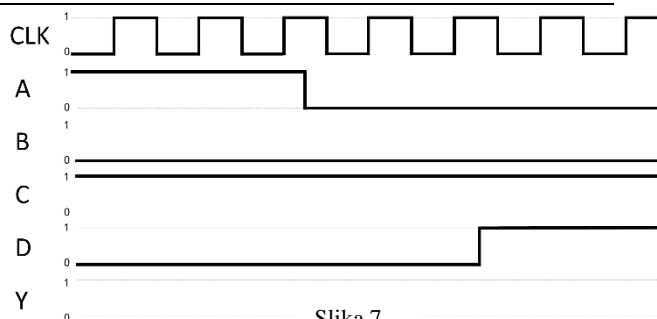
Koristiti sledeće skraćenice za označavanje režima rada dioda: **ON** – provodi, **OFF** – zakočena.



Slika 6.

7. Zadatak (a -4 , b – 4, c – 4, d – 6, e – 7 poena)

- Napisati funkcionalnu tabelu za funkciju $Y = f(A, B, C, D)$, gde je $Y = 0$ ukoliko je ABCD validan kôd u predstavi kôd više 3, a $Y = 1$ ukoliko nije. Odrediti Y u formi zbira proizvoda.
- Projektovati jednostepeno dinamičko CMOS logičko kolo koje realizuje funkciju Y . Težiti da broj upotrebljenih tranzistora bude minimalan. Na ulazu su dostupne i negacije logičkih promenljivih.
- Za datu realizaciju iz tačke **b**) dopuniti vremenski dijagram sa slike 7.



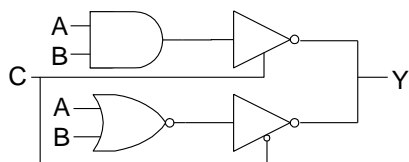
Slika 7.

- Realizovati funkciju Y koristeći transmisionne gejtove.
- Realizovati funkciju $Z = \bar{Y}$ u domino logici ukoliko su na raspolaganju samo dvoulazna logička kola realizovana u domino logici. Dostupne su samo prave vrednosti signala.

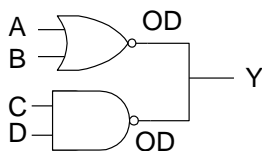
8. Zadatak (a -6, b – 6, c- 6, d - 7 poena)

Funkcionalnom tabelom ili na drugi pogodan način prikazati funkciju dela digitalnog sistema realizovanog standardnim CMOS logičkim kolima:

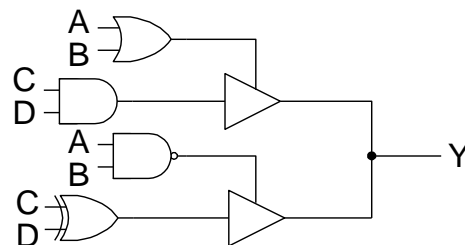
- prikazanog na slici 8a;
- prikazanog na slici 8b.
- Šta može da se desi u kolu prikazanom pod na slici 8c, i pri kojoj kombinaciji ulaza?
- Kakav je odgovor pod c) ako su EKS ILI i I kolo realizovani sa otvorenim drejnom (OD)?



Slika 8a



Slika 8b



Slika 8c